

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

1c821 U.S. PTO
09/870416
05/29/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出 願 年 月 日
Date of Application:

2000年 9月27日

出 願 番 号
Application Number:

特願2000-294671

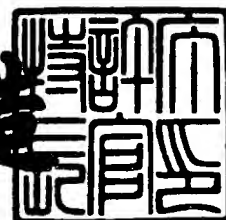
出 願 人
Applicant(s):

アルプス電気株式会社

2001年 3月 9日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2001-3016963

【書類名】 特許願

【整理番号】 A6616

【提出日】 平成12年 9月27日

【あて先】 特許庁長官殿

【国際特許分類】 H03B 5/20

【発明の名称】 電子回路ユニット

【請求項の数】 3

【発明者】

【住所又は居所】 東京都大田区雪谷大塚町1番7号 アルプス電気株式会社
社内

【氏名】 植田 和彦

【特許出願人】

【識別番号】 000010098

【氏名又は名称】 アルプス電気株式会社

【代理人】

【識別番号】 100078134

【弁理士】

【氏名又は名称】 武 顕次郎

【電話番号】 03-3591-8550

【選任した代理人】

【識別番号】 100093492

【弁理士】

【氏名又は名称】 鈴木 市郎

【選任した代理人】

【識別番号】 100087354

【弁理士】

【氏名又は名称】 市村 裕宏

【選任した代理人】

【識別番号】 100099520

【弁理士】

【氏名又は名称】 小林 一夫

【手数料の表示】

【予納台帳番号】 006770

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子回路ユニット

【特許請求の範囲】

【請求項 1】 基板上に誘電体を介して下部電極と上部電極を積層してなるコンデンサが形成されると共に、前記基板に前記コンデンサと重なるように半導体ベアチップが搭載されており、かつ、前記コンデンサの前記上部電極が前記半導体ベアチップの下面電極に接続される接続ランドの一部を兼ねていることを特徴とする電子回路ユニット。

【請求項 2】 基板上に誘電体を介して下部電極と上部電極を積層してなるコンデンサが形成されると共に、前記基板に半導体ベアチップが搭載されており、かつ、前記コンデンサの前記上部電極と前記半導体ベアチップの上面電極とがワイヤーボンディングされていることを特徴とする電子回路ユニット。

【請求項 3】 請求項 1 の記載において、前記基板上に誘電体を介して下部電極と上部電極を積層してなる他のコンデンサが形成されており、このコンデンサの上部電極と前記半導体ベアチップの上面電極とがワイヤーボンディングされていることを特徴とする電子回路ユニット。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体ベアチップやコンデンサ等が搭載された面実装タイプの電子回路ユニットに係り、特に、高周波デバイスとして用いて好適な電子回路ユニットに関する。

【0002】

【従来の技術】

一般的に、高周波デバイスとして使用される電子回路ユニットは、基板上に設けられた導電パターンの半田ランドにチップ抵抗やチップコンデンサ等の各種回路部品を半田付けして構成されているが、近年の集積回路技術の発達に伴って基板上に回路素子を薄膜形成した小型の電子回路ユニットが開発されている。

【0003】

このような電子回路ユニットにおいて、必要とされる回路構成が例えばトランジスタと複数のコンデンサを含む場合、基板上に複数の薄膜コンデンサや配線パターンを薄膜形成した後、この基板上にトランジスタのベアチップを搭載してワイヤーボンディングするという手法が採用されている。ここで、薄膜コンデンサは下部電極と誘電体および上部電極を順次積層もので、下部電極と上部電極は配線パターンの一部によって構成されている。また、トランジスタは下面のコレクタ電極を導電性接着剤で接続ランドに接続し、上面のエミッタ電極とベース電極をワイヤーでボンディングパッドに接続したもので、これら接続ランドとボンディングパッドも配線パターンの一部によって構成されている。

【 0 0 0 4 】

【発明が解決しようとする課題】

前述した従来の電子回路ユニットによれば、少なくとも複数のコンデンサが基板上に薄膜形成されているため、ある程度の小型化を実現することは可能であるが、基板上の限られたエリア内に複数のコンデンサや配線パターン等を薄膜形成する必要があるため、電子回路ユニットのさらなる小型化という点で改善の余地があった。

【 0 0 0 5 】

また、この種の電子回路ユニットが例えば増幅回路を有し、この増幅回路用のトランジスタのエミッタをコンデンサを介して接地する場合、前述した従来技術においては、薄膜コンデンサの下部電極または上部電極を配線パターンを介してボンディングパッドに接続し、このボンディングパッドにエミッタ電極をワイヤーボンディングしていたが、これら薄膜コンデンサとボンディングパッド間に介在する配線パターンのインダクタンス成分により、高周波特性が劣化するおそれがあった。

【 0 0 0 6 】

本発明は、このような従来技術の実情に鑑みてなされたもので、その目的は、小型化に好適で高周波特性に優れた電子回路ユニットを提供することにある。

【 0 0 0 7 】

【課題を解決するための手段】

上記目的を達成するための一手段として、本発明の電子回路ユニットでは、基板上に誘電体を介して下部電極と上部電極を積層してなるコンデンサが形成されると共に、前記基板に前記コンデンサと重なるように半導体ベアチップが搭載されており、かつ、前記コンデンサの前記上部電極が前記半導体ベアチップの下面電極に接続される接続ランドの一部を兼ねているように構成した。

【 0 0 0 8 】

このような構成によれば、半導体ベアチップの搭載スペースの真下に薄膜コンデンサが形成されるため、これら半導体ベアチップと薄膜コンデンサがオーバーラップした分だけ基板上の面積効率が上がり、電子回路ユニットの小型化を促進することができる。しかも、薄膜コンデンサの上部電極が半導体ベアチップの下面電極に接続される接続ランドの一部を兼ねているため、薄膜コンデンサと半導体ベアチップ間のリードインダクタンス成分が減り、高周波特性の劣化を防止することができる。

【 0 0 0 9 】

また、上記目的を達成するための他の手段として、本発明の電子回路ユニットでは、基板上に誘電体を介して下部電極と上部電極を積層してなるコンデンサが形成されると共に、前記基板に半導体ベアチップが搭載されており、かつ、前記コンデンサの前記上部電極と前記半導体ベアチップの上面電極とがワイヤーボンディングされているように構成した。

【 0 0 1 0 】

このような構成によれば、薄膜コンデンサの上部電極をボンディングパッドとして半導体ベアチップの上面電極がワイヤーボンディングされるため、このボンディングパッド相当分だけ基板上の面積効率が上がり、電子回路ユニットの小型化を促進することができる。しかも、薄膜コンデンサの上部電極が半導体ベアチップの上面電極にワイヤーボンディングされるボンディングパッドを兼ねているため、薄膜コンデンサと半導体ベアチップ間のリードインダクタンス成分が減り、高周波特性の劣化を防止することができる。

【 0 0 1 1 】

【発明の実施の形態】

以下、発明の実施の形態について図面を参照して説明すると、図1は本発明の実施形態例に係る電子回路ユニットの要部平面図、図2は図1のA-A線に沿う断面図、図3は図1のB-B線に沿う断面図、図4は回路構成の説明図である。

【0012】

本実施形態例に係る電子回路ユニットは各種の高周波デバイスとして使用されるもので、この電子回路ユニットは例えば図4に示す増幅回路が実装されたアルミナ基板1を備えている。この増幅回路はコンデンサC1～C3、抵抗R1～R3、インダクタンス素子L、トランジスタTr等の回路構成素子とそれらを接続する配線パターンPとを有しており、後述するように、コンデンサC1～C3と抵抗R1～R3とインダクタンス素子Lおよび配線パターンPはアルミナ基板1上にスパッタ法やCVD法等の薄膜プロセスによって形成され、トランジスタTrはベアチップをワイヤーボンディングすることによってアルミナ基板1上に搭載されている。ただし、図4は回路構成の一例を示すものであり、本発明はこれ以外の回路構成を有する電子回路ユニットにも適用可能である。

【0013】

図1～図3に示すように、アルミナ基板1の表面に下部電極2と誘電体3および上部電極4を順次積層することにより、コンデンサC1～C3に対応する3つの薄膜コンデンサが形成されており、各コンデンサC1～C3の下部電極2と上部電極4は配線パターンPに接続されている。これら構成要素のうち、下部電極2と上部電極4および配線パターンPはTi/Cu等を薄膜形成した導体膜からなり、誘電体3はSiO₂等を薄膜形成した誘電体膜からなる。また、アルミナ基板1の表面には抵抗R1～R3に対応するTaSiO₂等の抵抗膜とインダクタンス素子Lに対応するTi/Cu等の導体膜がそれぞれ薄膜形成されており、これら抵抗膜と導体膜の両端も配線パターンPに接続されている。さらに、配線パターンPの一部を接続ランド5とし、この接続ランド5上にトランジスタTrのベアチップ6が搭載されている。

【0014】

ここで、各コンデンサC1～C3のうち、コンデンサC2に対応する薄膜コンデンサの上部電極4が接続ランド5の一部を兼ねており、この接続ランド5上に

ベアチップ6の下面のコレクタ電極6aが導電性接着剤7を用いて接続されている。つまり、ベアチップ6の搭載スペースの真下にコンデンサC2が薄膜形成されており、これらベアチップ6とコンデンサC2は平面的にオーバーラップしている。一方、残りのコンデンサC1、C3は接地用コンデンサであり、ベアチップ6の上面のベース電極6bとエミッタ電極6cはそれぞれコンデンサC1、C3の上部電極4にワイヤー8を介して接続されている。つまり、接地用の両コンデンサC1、C3の上部電極4をボンディングパッドとしてベアチップ6がワイヤーボンディングされている。

【0015】

このように、上記実施形態例に係る電子回路ユニットでは、トランジスタTrのベアチップ6を搭載するスペースの真下にコンデンサC2を薄膜形成し、このコンデンサC2の上部電極4がベアチップ6の接続ランド5の一部を兼ねているため、ベアチップ6とコンデンサC2がオーバーラップした分だけ面積効率を高めることができると共に、ベアチップ6とコンデンサC2間のリードインダクタンス成分が減少して高周波特性の劣化を防止することができる。また、接地用のコンデンサC1、C3の上部電極4をボンディングパッドとしてベアチップ6をワイヤーボンディングしたため、このボンディングパッド相当分だけ面積効率が上がり、前述したコンデンサC2による面積効率の上昇分と相俟って電子回路ユニットの小型化を促進することができ、しかも、ベアチップ6とコンデンサC1、C3間のリードインダクタンス成分が減少して高周波特性の劣化を防止することができる。

【0016】

【発明の効果】

本発明は、以上説明したような形態で実施され、以下に記載されるような効果を奏する。

【0017】

半導体ベアチップの搭載スペースの真下に薄膜コンデンサを形成し、この薄膜コンデンサの上部電極を半導体ベアチップの接続ランドの一部として兼用したり、薄膜コンデンサの上部電極をボンディングパッドとして半導体ベアチップをワ

イヤーボンディングすると、基板上の面積効率が高まって電子回路ユニットの小型化を促進することができるのみならず、薄膜コンデンサと半導体ベアチップ間のリードインダクタンス成分が減少して、高周波特性の劣化を防止することができる。

【図面の簡単な説明】

【図 1】

本発明の実施形態例に係る電子回路ユニットの要部平面図である。

【図 2】

図 1 の A - A 線に沿う断面図である。

【図 3】

図 1 の B - B 線に沿う断面図である。

【図 4】

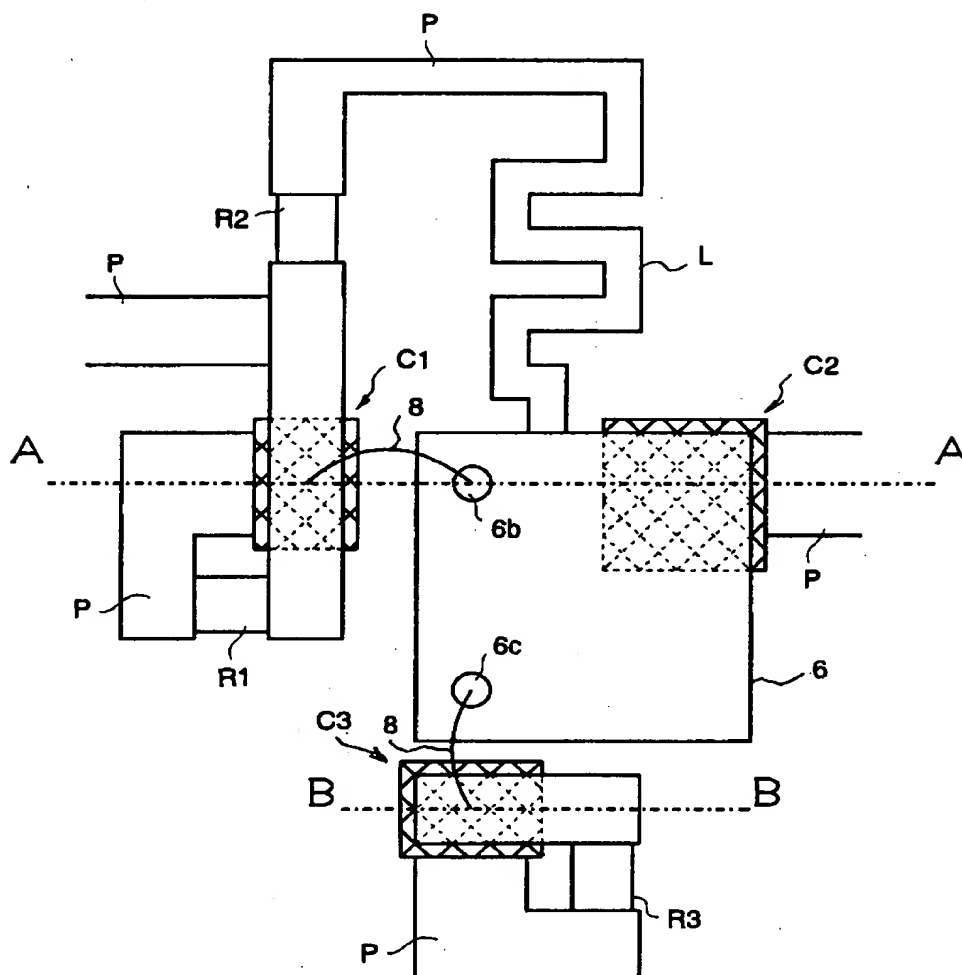
回路構成の説明図である。

【符号の説明】

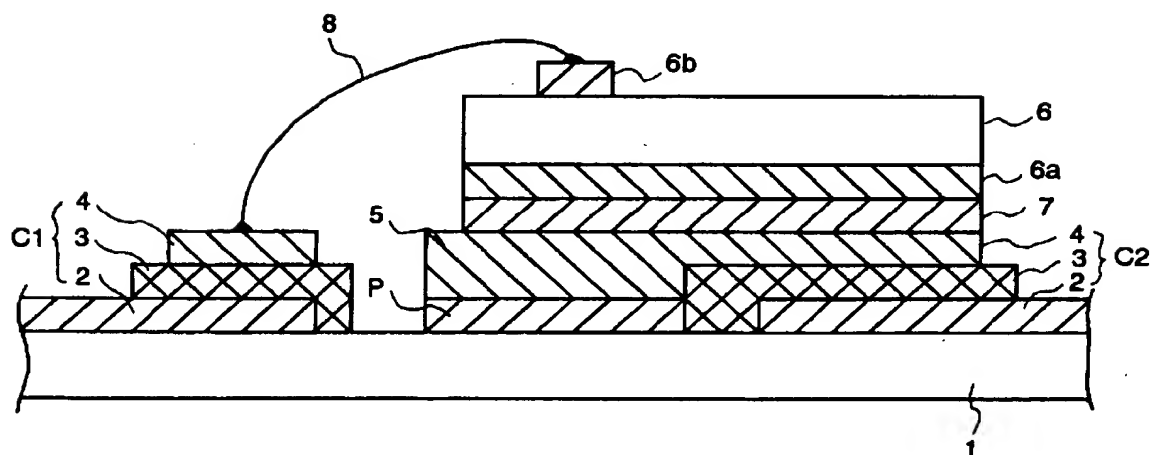
- 1 アルミナ基板
- 2 下部電極
- 3 誘電体
- 4 上部電極
- 5 接続ランド
- 6 ベアチップ
- 6 a コレクタ電極
- 6 b ベース電極
- 6 c エミッタ電極
- 7 導電性接着剤
- 8 ワイヤー
- C 1 ~ C 3 薄膜コンデンサ
- P 配線パターン

【書類名】 図面

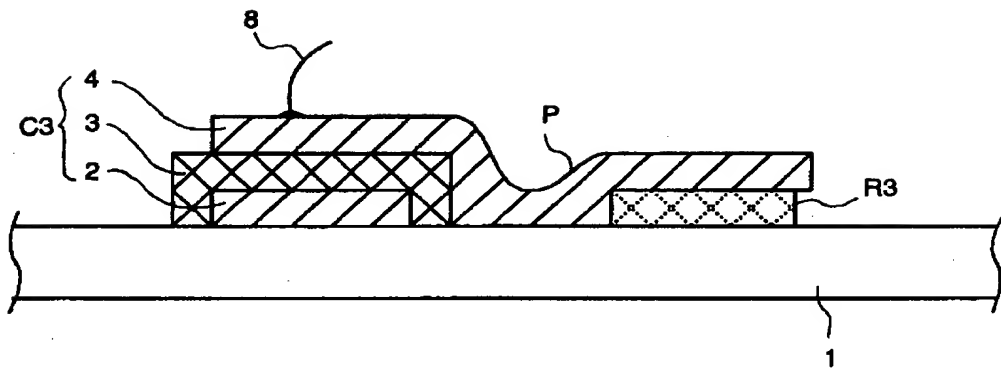
【図 1】



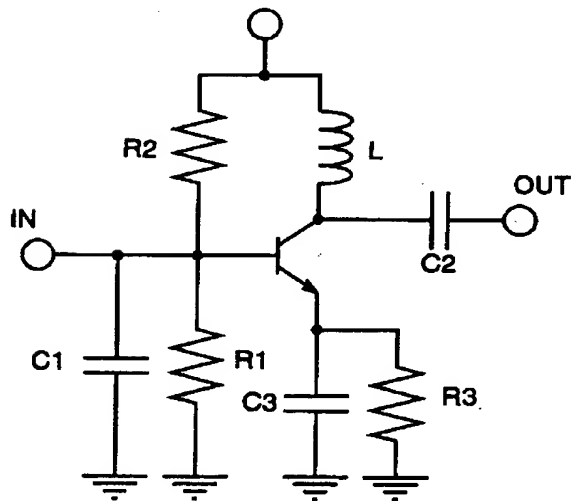
【図 2】



【図 3】



【図 4】



【書類名】 要約書

【要約】

【課題】 小型化に好適で高周波特性に優れた電子回路ユニットを提供すること

【解決手段】 アルミナ基板 1 上にコンデンサ C 1 ~ C 3 と配線パターン P を薄膜形成すると共に、配線パターン P の一部を接続ランド 5 としてトランジスタ T_r のベアチップ 6 を搭載する。ここで、各コンデンサ C 1 ~ C 3 のうち、コンデンサ C 2 の上部電極 4 を接続ランド 5 の一部として兼用し、この接続ランド 5 上にベアチップ 6 の下面のコレクタ電極 6 a を導電性接着剤 7 を用いて接続する。また、残りのコンデンサ C 1, C 3 の上部電極 4 をボンディングパッドとして用い、ベアチップ 6 の上面のベース電極 6 b とエミッタ電極 6 c をそれぞれコンデンサ C 1, C 3 の上部電極 4 にワイヤー 8 を介して接続する。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000010098]

1. 変更年月日	1990年 8月27日
[変更理由]	新規登録
住 所	東京都大田区雪谷大塚町1番7号
氏 名	アルプス電気株式会社